

⑤ Int-Cl. ⑥ 日本分類  
H 01 1 19/00 99(5) H 0  
59 G 4

⑦ 日本国特許庁

⑧ 特許出願公告

昭49-19029

# 特 許 公 報

⑨ 公告 昭和 49 年(1974) 5 月 14 日

発明の数 1

(全 6 頁)

1

## ④ 大規模集積化回路装置の製法

① 特 願 昭 43-79302  
② 出 願 昭 43(1968)11月1日  
③ 発 明 者 藤田実  
小平市上水本町1450株式会社  
日立製作所武蔵工場内  
同 牧本次生  
同所  
同 久保証治  
国分寺市東恋ヶ窪1の280株式  
会社日立製作所中央研究所内  
④ 出 願 人 株式会社日立製作所  
東京都千代田区丸の内1の5の1  
⑤ 代 理 人 弁理士 小川勝男

### 図面の簡単な説明

第1図は、支持基体上に構成された大規模集積化回路装置の略式的な図、第2図は本発明の概念的な図、第3図～第5図は本発明の実施例をそれぞれ示す。

### 発明の詳細な説明

本発明は、1つの支持基体上に、1種又は2種以上の電子的機能要素が多数形成され、該電子的機能要素を相互接続して構成される大規模集積化回路装置の製法に関する。

一般に、大規模に集積化された回路装置は、1つの支持基体上に、1種または2種以上の電子的機能要素が多数形成され、該電子的機能要素を相互接続して構成される。該電子的機能要素は一般にトランジスタダイオード、抵抗容量等の回路素子によつて構成された例えばフリップフロップ、論理ゲートあるいはそれらの複合によつて、1つの電子的機能を果す。

大規模に集積化された回路装置において、その特性を知ることは、該回路装置の動作状態をつかむうえで重要である。

2

一般に回路装置の特性は、入力端子に信号を入れた場合の出力端子の出力の状態で判定される、しかしながら、多数の電子的機能要素から構成される回路装置の集積化の規模が大きくなるにしたがつて、各電子的機能要素相互の接続が複雑になるため、該回路装置の特性の測定が困難となる。その原因としては、1つに各電子的機能要素が直列、並列にあるいは多段に接続されている場合が多いこととある電子的機能要素の出力から、またある電子的機能要素へ帰還回路が形成されてる場合が多いことが挙げられる。

すなわち電子的機能要素が多数相互接続されて複雑化するということは上記のような状態を意味する。

例えば第1図は、多数の電子的機能要素A～Gが1つの支持基体上に大規模に集積化された回路装置を表わす略式的な図であつて該電子的機能要素は、一般にAND回路やOR回路に代表される基本回路、あるいはフリップ回路に代表される記憶回路さらには、それらの複合された回路から構成されて1つの機能をもつた電子的最小単位を種種に組み合わせて、まとまつた1つの機能をもたせたものである。したがつて、第1図に示した各電子的機能要素相互の配線も、図示のような1本あるいは2本に限定されず、それら1本は1乃至複数本の配線群を意味するものであるとしてよいから、実際の回路は相当複雑になるのである。以下第1図にしたがつて従来の回路装置の特性の測定方法を述べる。従来は入力端子XとYに所望の信号を入力として加え、該回路装置の出力端子Oの出力を調べていたのであるが、図を参照して解るように該回路装置において、電子的機能要素AとBは互いに縦続に、電子的機能要素CとDは並列、更に電子的機能要素Eが接続されて、縦続あるいは並列に電子的機能要素が接続されているとみることができる。また電子的機能要素Gの入力側に帰還されている。

3

ここで、電子的機能要素Eから電子的機能要素Gに至る帰還回路が形成されていないとした場合を考えてみる。まず入力端子X, Yに人力して、出力端子Oの出力をみる時、電子的機能要素Aが故障していた場合は、電子的機能要素Bの入力には正常なものが得られない。同様に電子的機能要素Oが何らかの原因で故障していたとすれば、電子的機能要素Eが正常な動作を行なつていても、その出力は該回路装置の所望の回路機能を果し得ないものとしてあらわれることとなる。

次に、帰還回路を考慮した場合を考えてみる。電子的機能要素Eの出力が電子的機能要素Gの入力に影響しているので、次段の電子的機能要素Bの入力はどんなものになるのか予測がつかないから、どの電子的機能要素がどのように動作しているのか測定できなくなり、該回路装置の回路機能の良否の判定が極めてむずかしいものとなる。すなわち従来のものにおいては、例えば大型の電子計算機を構成する際に用いられる大規模集積化回路装置の電子的機能要素に多数の入力信号が加わり（入力端子が多数あり）上記入力信号が1つの出力信号として得られる場合、それぞれの入力端子の入力信号に対する出力信号の状態を調べるには入力信号の種類数の入力端子数乗もの検査回数、つまり、デジタルのようなものでは入力信号は、1あるいは0であるから入力信号の種類数は2であつて入力端子がnあれば $2^n$ 回の測定を行なわなければならないという欠点があり、集積規模に大なる制限を受ける結果となつていた。さらに上記電子的機能要素に、直列、並列あるいは多段に互に異なる機能を有する電子的機能要素が接続されていたり、帰還回路が形成されたりすると、1つの上記回路装置を検査するにあたつては、測定がむずかしくなりかつ長い測定時間を費やすこととなる。このことは作業能率に大きく影響し、又各電子的機能要素不良解析がめんどろになる。

また、従来の電子的回路装置において、各電子的機能要素を検査した後、配線路を形成する場合には、各電子的機能要素は正常に動作するとしても後の配線路形成において不良個所が生ずれば、上記回路装置は全体としての機能を果さないこととなり、最終的にさらに特性検査を行なう必要が

4

生じ、これまた上記同様の問題を生ずるという欠点がある。

したがつて、本発明の目的は大規模に集積化された回路装置における特性の測定回数を減じ、かつ上記回路装置の検査の簡単化をはかるための電子的回路装置の製法を提供するにある。

本発明の他の目的は、上記大規模集積化回路装置の各電子的機能要素および上記電子的機能要素相互間の配線路の不良解析を容易にするための電子的回路装置の製法を提供するにある。

本発明の更に他の目的は、上記大規模集積化回路装置の製造工程上の作業能率を向上させ、量産に好ましい電子的回路装置の製法を得るにある。

上記の直並列多段接続と帰還回路により構成される大規模集積化回路装置の特性の測定の難点を除くための本発明の概略的な図を第2図に示す。第2図によれば各電子的機能要素相互間の配線路を遮断し、電気的に分離して各電子的機能要素の特性を単独に検査できるので、各電子的機能要素から構成される回路装置の特性の測定が容易に行なえる。どの電子的機能要素に故障があるのかを調べるためにも、帰還回路の影響をなくすためにも、各電子的機能要素相互間の配線を遮断し電気的に分離して該電子的機能要素を検査することが望ましいわけである。第2図によれば、支持基体の周辺部には検査端子2~17が設けられていて、各電子的機能要素相互間の配線の一部を遮断した該遮断点から前記検査端子まで配線が延長している。これら複対数の検査端子相互を、各電子的機能要素個々の特性を測定し総括的に回路装置の特性を判定した後、短絡してやれば、1つの回路機能をもつた回路装置が形成される。各電子的機能要素と検査端子間に配線路が形成され、最終的に全体の配線路が形成されるのは、検査後、対になった各検査端子間が短絡される時であるから、検査の際各電子的機能要素とともに配線路の検査も行なわれる。電子的機能要素のどれかに故障発見した時には、製造技術などの面から不良解析を行なうことにも役立つ。ここで、前記支持基体周辺部に設けられた1対の検査端子についてみれば、前述のように、1つの配線路として示したものが配線群をあらわすものであるから、1対に示した該検査端子も検査端子群と考えなければならない。また、支持基体周辺部に検査端子を設けたことは、

5

測定機器の規格化に应ずるものであり、外部出力を取り出す時にも便利であるためである。

第2図における各電子的機能要素の検査手順は次のとおりである。電子的機能要素Aの動作状態を知りたければ、入力端子Xと検査端子2との間で、入力端子Xに適当な信号を入れてやり、その出力を見ればよいわけで、電子的機能要素Bの場合は、検査端子3と5に好しい信号を加えて、検査端子6と8の出力の状態を知ればよい。同様に、電子的機能要素Cの場合は、検査端子9と10との間で、電子的機能要素Dは検査端子7と12の間で、電子的機能要素Eは検査端子11、13と出力端子O、検査端子14の間で、電子的機能要素Fは検査端子15と17の間で、電子的機能要素Gについては入力端子Y、検査端子16と検査端子4の間でそれぞれ動作状態を調べることが出来る。

以下第3図～第5図につき本発明の実施例を説明する。第3図は、1つの支持基体40上に形成された論理演算回路装置の電子的機能要素相互間の配線路を遮断したところであつて、一般に基本回路と呼ばれる、a、b、c、e、f、gなるAND回路およびd、hなるOR回路や、フリップフロップ回路のような記憶回路等が大規模に集積化された回路装置を構成すべき電子的機能要素である。今、第3図は、各電子的機能要素が電気的に分離されていて、各電子的機能要素を検査できる状態にある。例えば、AND回路aの動作状態を知りたければ、入力端子X'、Y'に適当な信号を加えて、検査端子21の出力を調べればよいし、AND回路bについては入力端子X'、Y'と検査端子25の間で調べられる。このように、各電子的機能要素を個々に検査してゆけるが、この時支持基体40の周辺部に設けられた検査端子は、測定器の探針をあてるのにしごく便利となる。また、対になつた検査端子相互を短絡した場合、そこから出力を取り出す時にも有利である。

第4図aは、第3図における各電子的機能要素個々の検査後相互の配線路を形成すべく、支持基体周辺部に設けられた複対数の検査端子相互を、短絡する方法を示す。短絡の手段としては、一般に知られるボンディングによるリード接続が用いられ、検査端子41と42が短絡される。43、44は、各検査端子から電子的機能要素まで延長

6

している配線を示す。

第4図bは中継点45を設けた場合を示す。検査端子41、42を第4図aの如く相互に短絡して、更にそこから出力を取り出したい場合に、外部リードまで、検査端子から再びボンディングをしてリードを引き出すとなると、相当に困難である。検査端子の大きさが小さく、したがって検査端子相互をボンディングで接続するには、検査端子の中央部にボンディングせねばならず、更に該検査端子の残された小さな面積から、ボンディングリードを引き出すことは不可能であり、また、検査端子中央のボンディング部分に重ねてボンディングして外部リードに接続してもよいが、技術的に困難である。したがって、別の中継点45を利用して該中継点45を外部出力リードとすることが好適である。

また、第4図cのように、例えば、ネールヘッドボンダーのボール22で、検査端子41、42を相互短絡してもよい。46は半田金属であつてもよい。

この場合は、検査端子相互の間隔を前記実施例の場合より小ならしめることが必要である。

この他に、ビームリード、フェイスダウンボンディングにより検査端子相互の接続が行なわれてもよい。

第5図は、検査端子51、52に第1層アルミニウムを被着して、コンタクト部53を設けて第2層アルミニウム54を被着する多層配線を示す。

本発明では、検査端子を多数設けて、各電子的機能要素を検査できる大規模集積化回路装置の製法を提供したが、このように多数の検査端子を設けて回路装置を検査することは、見かけ上測定回数が増すように思えるが、実際多数の情報の入力がある場合には、検査回数を減じ、測定の簡単化を促進する。また、入力と出力の関係も簡単に知ることができ、また最終的配線路の形成が検査端子間で行なわれるため、各電子的機能要素、各電子的機能要素相互間の配線路中の不良個所の判定に極めて有効である。それらの不良原因を調べることは製造技術の検討に役立つ。測定の簡単化は検査を容易にし不良個所はその時に判定され、廃棄されるから上記回路装置の歩留の向上にも結びつくこととなる。

本発明の方法は次の2つの回路装置に用いられ

7

る。1つは、1つの基板に、一種類の電子的機能要素を多数形成したものであつて、もう1つは一基板上に二種以上の電子的機能要素を多数形成したものである。前者の回路装置の場合各電子的機能要素の不良解析という点からみると、上記各電子的機能要素は同種であり、製造技術上、上記電子的機能要素に含まれる回路素子の形成条件が同じであるから不良になる割合としては、各電子的機能要素ともほぼ同程度とみなせる。また、同一の電子的機能要素の組み合わせにおいては一般に帰還回路が形成されない。したがつてこの回路装置における本発明の方法の適用は不良解析の面ではあまり有効でない。それに対して後者の回路装置は、2種以上の規模の異なる電子的機能要素の組み合わせであるから、どの電子的機能要素が不良かという判定は、複雑な相互配線と相まつて上記回路装置の配線路を含めた部分的検査の必要が生じるため、本発明の適用は極めて有効である。

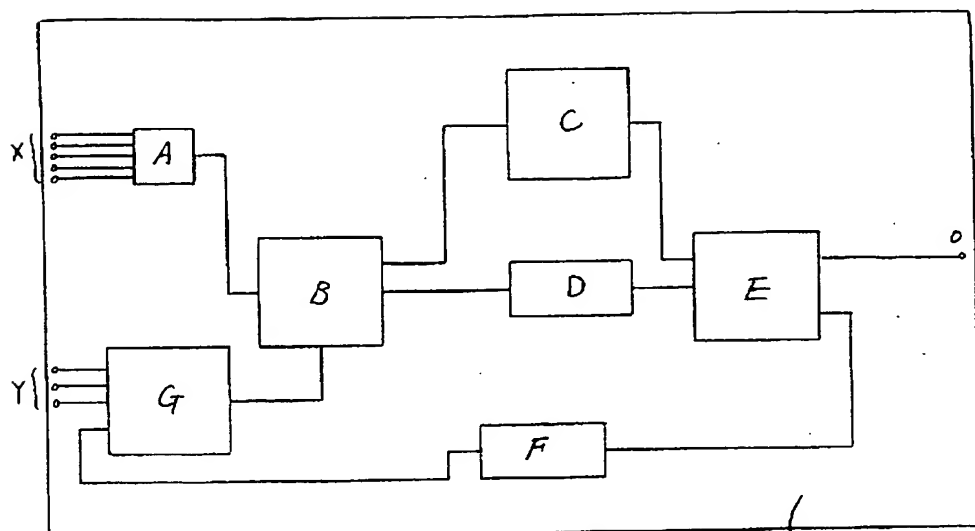
8

## ⑤特許請求の範囲

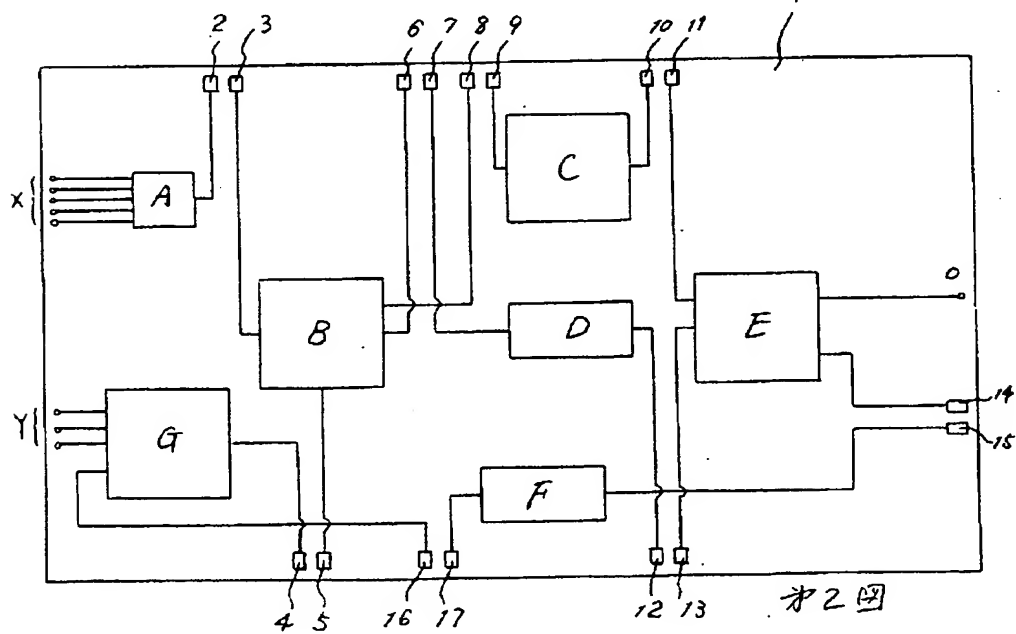
- 1 1つの支持基体、該支持基体により支持された2個以上の電子的機能要素を多数相互接続して1つの回路機能をもたせた大規模に集積化された回路装置の製法において、少なくとも2つの前記電子的機能要素相互間の伝送路を遮断すべく、近接した1対の遮断用検査端子と、前記それぞれの電子的機能要素の入力あるいは出力端子となるべき入出力検査端子とを支持基体周辺部に設け、かつ該検査端子より延長して前記電子的機能要素に至る配線を施しておき、該遮断用検査端子と該入出力検査端子とに現われる信号の関係を測定することによりそれぞれの電子的機能要素を独立して検査し、しかる後電氣的に分離された上記伝送路に電氣的接続を形成することを特徴とする大規模集積化回路装置の製法。

## ⑥引用文献

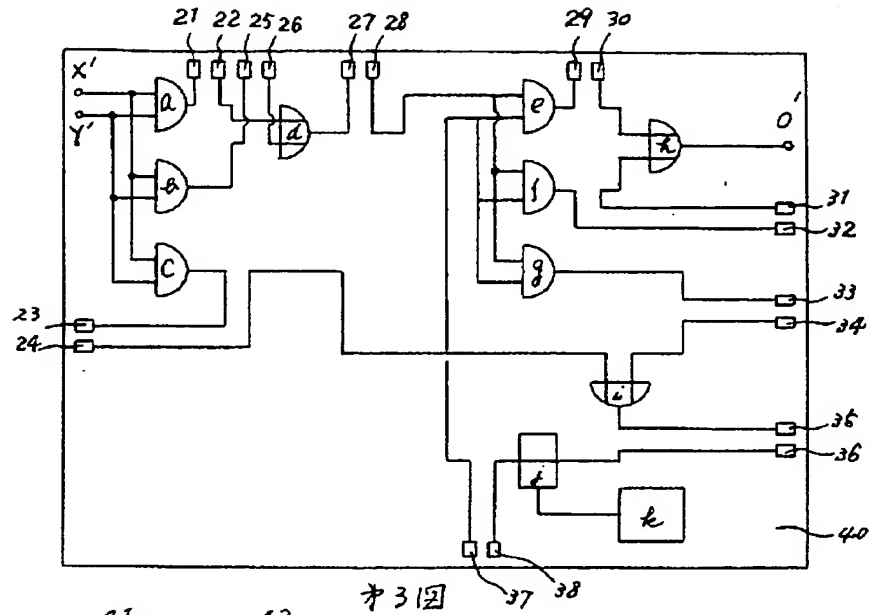
20 実 公 昭 38-16946



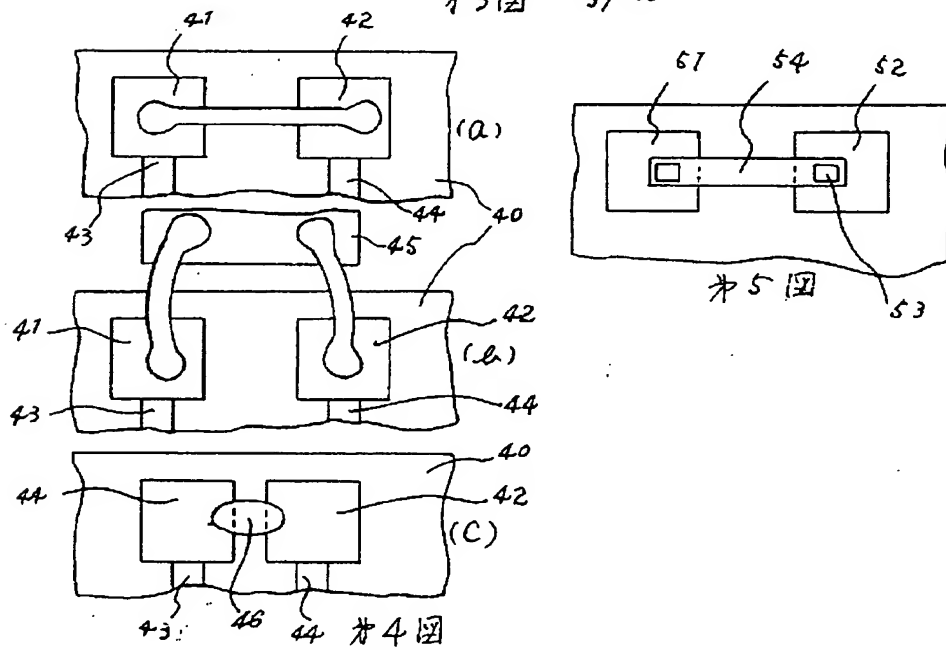
第 1 团



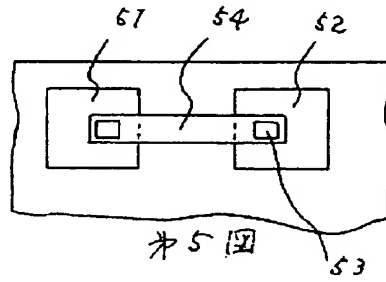
第2回



第3図



第4図



第5図